

CLIPPEDIMAGE= JP410335830A
PAT-NO: JP410335830A
DOCUMENT-IDENTIFIER: JP 10335830 A
TITLE: MULTILAYERED PRINTED WIRING BOARD AND MANUFACTURE
THEREOF

PUBN-DATE: December 18, 1998

INVENTOR-INFORMATION:

NAME

HIRAMATSU, YASUJI

ASSIGNEE-INFORMATION:

NAME

IBIDEN CO LTD

COUNTRY

N/A

APPL-NO: JP09161828

APPL-DATE: June 3, 1997

INT-CL_(IPC): H05K003/46

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a multilayered printed wiring board of the IVH structure which can be manufactured efficiently with a high yield and also provide a method for manufacture thereof.

SOLUTION: A hole 40a is formed by a laser light in an insulating substrate 40, on which a metallic layer 42 is formed. The hole 40a is filled with a metal 46 to form a via hole 36a. Then, the metallic layer 42 is etched to form a conductor circuit 32a. After that, a projecting conductor 38a is foamed on the surface of the via hole 36a for making a single-sided circuit board 30A. The single-sided circuit board 30A and another single-sided circuit board 30B are stacked via an anisotropic conductive film 34A with the projecting conductor 38a of one board 30A located face to face with a conductor circuit 32b of the other board 30B and then are heated and pressed. The projecting conductor 38a is pressed against the anisotropic conductive film 34A, and thereby the via hole 36a and the conductor circuit 32b are electrically connected. Since it can be inspected whether there are defective points in the conductor circuit or other element of each board before stacking the single-sided circuit boards 30A, 30B, 30C, and 30D, only the free of defects single-sided circuit boards can be used in the stacking process.

COPYRIGHT: (C)1998,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-335830

(43) 公開日 平成10年(1998)12月18日

(51) IntCl.⁶

H 0 5 K 3/46

識別記号

F I

H 0 5 K 3/46

N

G

K

審査請求 未請求 請求項の数3 F D (全 9 頁)

(21) 出願番号 特願平9-161828

(22) 出願日 平成9年(1997)6月3日

(71) 出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(72) 発明者 平松 靖二

岐阜県揖斐郡揖斐川町北方1-1 イビデ

ン株式会社大垣北工場内

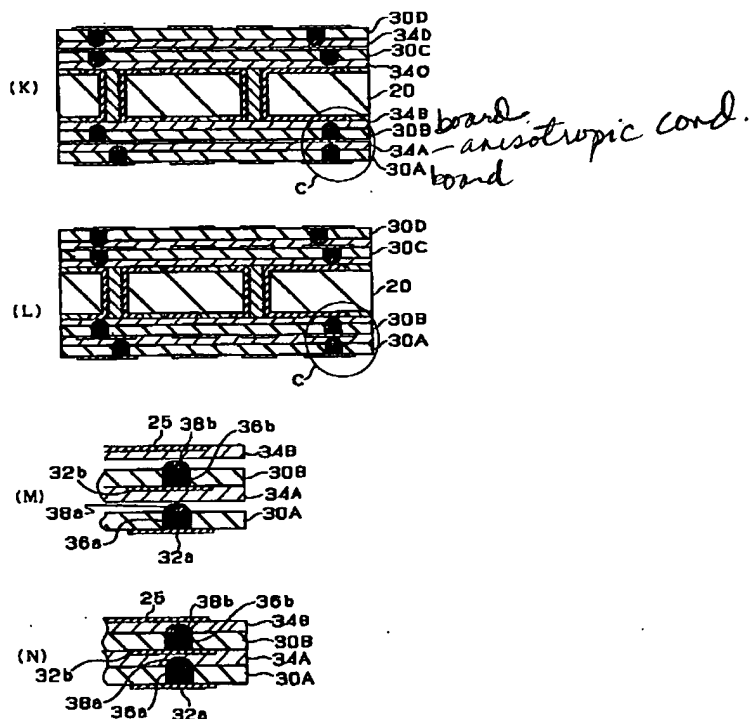
(74) 代理人 弁理士 田下 明人 (外1名)

(54) 【発明の名称】 多層プリント配線板およびその製造方法

(57) 【要約】

【課題】 高い歩留りで効率良く製造できる I V H 構造の多層プリント配線板およびその製造方法を提供する。

【解決手段】 金属層42が形成された絶縁基材40に孔40aをレーザ光にて形成する。該穴40aに金属46を充填してビアホール36aを形成する。そして、金属層42をエッチングして導体回路32aを形成する。ビアホール36aの表面に突起状導体38aを形成して片面回路基板30Aとする。該片面回路基板30Aの突起状導体38aと他の片面回路基板30Bの導体回路32bを異方性導電フィルム34Aを介して積層し、加熱加圧する。突起状導体38aは、該異方性導電フィルム34Aを押圧し、該ビアホール36aと導体回路32bと電気的に接続する。ここで、片面回路基板30A、30B、30C、30Dを積層する前に、導体回路等の不良箇所の有無を検査することができるので、積層段階では、不良のない片面回路基板のみを用いることができる。



【特許請求の範囲】

【請求項1】 絶縁性基材の一方の面に導体回路を形成してなり、かつ前記絶縁性基材には金属を充填して形成したバイアホールを有する片面回路基板を、導体回路を有する基板と異方性導電フィルムを介して接続した多層プリント配線板において、

前記基材の導体回路が形成された面の反対側のバイアホール表面には、突起が形成されてなり、この突起が異方性導電フィルムを押圧し、該バイアホールと導体回路とを接続していることを特徴とする多層プリント配線板。

【請求項2】 以下の①～⑤の工程を少なくとも含む多層プリント配線板の製造方法、

①一方の面に金属層が形成された絶縁性基材に、該金属層に至る孔をレーザ光にて形成する工程、

②①で形成された孔に金属を充填してバイアホールを形成する工程、

③金属層をエッチングして導体回路を形成する工程、

④バイアホール表面に突起状導体を形成して片面回路基板とする工程、

⑤片面回路基板の突起状導体と他の基板の導体回路を異方性導電フィルムを介して積層し、加熱加圧して突起状導体を異方性導電フィルムに押圧せしめ、前記バイアホールを導体回路に接続させるとともに、該片面回路基板と当該他の基板とを一体化する工程。

【請求項3】 以下の①～④の工程を少なくとも含む多層プリント配線板の製造方法、

①一方の面に金属層が形成された絶縁性基材に、該金属層に至る孔をレーザ光にて形成する工程、

②①で形成された孔に金属を充填して突起を有するバイアホールを形成する工程、

③金属層をエッチングして導体回路を形成して片面回路基板とする工程、

④片面回路基板の前記突起と他の基板の導体回路を異方性導電フィルムを介して積層し、加熱加圧して該突起を異方性導電フィルムに押圧せしめ、前記バイアホールを導体回路に接続させるとともに、該片面回路基板と当該他の基板とを一体化する工程。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、多層プリント配線板とその製造方法に関し、特に、インターステシャルバイアホール（IVH）構造を有する多層プリント配線板とその製造方法に関する。

【0002】

【従来技術】従来の多層プリント配線板は、銅張積層板とプリプレグを交互に積み重ねて一体化してなる積層体にて構成されている。この積層体は、その表面に表面配線パターンを有し、層間絶縁層間には内層配線パターンを有する。これらの配線パターンは、積層体の厚さ方向に穿孔形成したスルーホールを介して、内層配線パ

ーン相互間あるいは内層配線パターンと表面配線パターンとの間で電氣的に接続されている。

【0003】ところが、上述したようなスルーホール構造の多層プリント配線板は、スルーホールを形成するための領域を確保する必要があるために、部品実装の高密度化が困難であり、携帯用電子機器の超小型化や狭ピッチパッケージおよびMCMの実用化の要請に十分に対処できないという欠点があった。そのため、最近では、上述のようなスルーホール構造の多層プリント配線板に代えて、高密度化に対応し易いインターステシャルバイアホール（IVH）構造を有する多層プリント配線板が注目されている。

【0004】このIVH構造を有する多層プリント配線板は、積層体を構成する各層間絶縁層に、導体層間を接続する導電性のバイアホールが設けられている構造のプリント配線板である。即ち、この配線板は、内層配線パターン相互間あるいは内層配線パターンと表面配線パターン間が、配線基板を貫通しないバイアホール（バリードバイアホールあるいはブラインドバイアホール）によって電氣的に接続されている。それ故に、IVH構造の多層プリント配線板は、スルーホールを形成するための領域を特別に設ける必要がなく、電子機器の小型化、高密度化を容易に実現することができる。

【0005】こうしたIVH構造の多層プリント配線板は、図7に示すような行程によって製造されている。まず、プリプレグ112としてアラミド不織布にエポキシ樹脂を含浸させた材料を用い、このプリプレグ112に炭酸ガスレーザによる穴開け加工を施し、次いで、このようにして得られた穴部分112aに導電性ペースト114を充填する（図7（A）参照）。

【0006】次に、上記プリプレグ112の両面に銅箔116を重ね、熱プレスにより加熱、加圧する。これにより、プリプレグ112のエポキシ樹脂および導電性ペーストが硬化され両面の銅箔116、116相互の電氣的接続が行われる（図7（B）参照）。

【0007】そして、上記銅箔116をエッチング法によりパターンニングすることで、バイアホールを有する硬質の両面基板が得られる（図7（C）参照）。このようにして得られた両面基板をコア層として多層化する。具体的には、上記コア層の両面に、上述の導電性ペーストを充填したプリプレグと銅箔とを位置合わせしながら順次に積層し、再度熱プレスしたのち、最上層の銅箔116をエッチングすることで4層基板を得る（図7（D）、（E）参照）。さらに多層化する場合は、上記の工程を繰り返す行い、6層、8層基板とする。

【0008】

【発明が解決しようとする課題】しかしながら、上述した従来技術は、熱プレスによる加熱、加圧工程とエッチングによる銅箔のパターンニング工程とを何度も繰り返さなければならず、製造工程が複雑になり、製造に長時

間を要することである。しかも、このような製造方法によって得られるIVH構造の多層プリント配線板は、銅箔のパターンニング不良を製造過程で確認することが難しいために、製造過程で1個所でも(一工程でも)前記パターンニング不良が発生すると、最終製品である配線板全体が不良品となる。

【0009】つまり、上記従来の製造プロセスは、各積層工程のうち1個所でも不良品を出すと、他の良好な積層工程のものまで処分しなければならず、製造効率あるいは製造歩留りの悪化を招きやすいという致命的な欠点があった。

【0010】本発明は、上述した課題を解決するためになされたものであり、その目的とするところは、高い歩留りで効率良く製造できるIVH構造の多層プリント配線板およびその製造方法を提供することにある。

【0011】

【課題を解決するための手段】本発明は、上記目的を達成するため以下のように構成できる。

①一方の面に金属層が形成された絶縁性基材に、該金属層に至る孔をレーザ光にて形成する工程、

②①で形成された孔に金属を充填してバイアホールを形成する工程、

③金属層をエッチングして導体回路を形成する工程、

④バイアホール表面に突起状導体を形成して片面回路基板とする工程、

⑤片面回路基板の突起状導体と他の基板の導体回路(片面回路基板であってもよい)を異方性導電フィルムを介して積層し、加熱加圧して突起状導体を異方性導電フィルムに押圧せしめ、バイアホールを該異方性導電フィルムを介して導体回路に接続させるとともに、該片面回路基板と当該他の基板とを一体化する工程。

【0012】また、本発明は、上記目的を達成するため以下のように構成できる。

①一方の面に金属層が形成された絶縁性基材に、該金属層に至る孔をレーザ光にて形成する工程、

②①で形成された孔に金属を充填して突起を有するバイアホールを形成する工程、

③金属層をエッチングして導体回路を形成して片面回路基板とする工程、

④片面回路基板の突起と他の基板の導体回路(片面回路基板であってもよい)

を異方性導電フィルムを介して積層し、加熱加圧して該突起を異方性導電フィルムに押圧せしめ、前記バイアホールを該異方性導電フィルムを介して導体回路に接続させるとともに、該片面回路基板と当該他の基板とを一体化する工程。

【0013】本発明の多層プリント配線板およびその製造方法によれば、所定の配線パターンを形成した導体回路を有する片面回路基板が、予め個々に製造される。このため、該片面回路基板を積層する前に、導体回路等の

不良個所の有無を検査することができるので、積層段階では、不良のない片面回路基板のみを用いることが可能となる。即ち、本発明の製造方法においては、製造段階での不良発生が少なくなり、IVH構造の多層プリント配線板を高い歩留まりで製造できる。

【0014】また、本発明の多層プリント配線板の製造方法は、従来技術のようにプリアレグを積み重ねながら熱プレスを繰り返す必要がない。即ち、本発明では、片面回路基板を複数枚重ねて、該片面回路基板に配設された異方性導電フィルムを介して、1度に熱プレスすることができる。このため、本発明の製造方法では、複雑な熱プレス行程を繰り返す必要がなく、IVH構造の多層プリント配線板を短時間で効率良く製造することができる。さらに、1回のプレスにより物理的な力で一体化しているため、接続信頼性にも優れている。

【0015】なお、本発明の製造方法では、絶縁性基材にバイアホール用の穴の穿設は、レーザにより行うことが望ましい。これは、片面回路基板のバイアホールは、多層プリント配線板を高密度化する上で微細且つ高精度で形成することが有利であり、レーザによって、微細な穴を容易に高精度で形成することができるからである。

【0016】

【発明の実施の形態】以下本発明の実施態様に係る多層プリント配線板およびその製造方法について図を参照して説明する。図1は、本発明の第1実施態様に係る多層プリント配線板の縦断面を示している。多層プリント配線板10は、中央に配設されたコア基板20と、該コア基板20の上面及び下面に2層ずつ配設された片面回路基板30A、30B、30C、30Dとから成る積層基板である。

【0017】該片面回路基板30A、30B、30C、30Dの一方の面には、所定のパターンの導体回路32a、32b、32c、32dが形成されており、他方の面には、異方性導電フィルム34A、34B、34C、34Dが配設されている。該異方性導電フィルム34A、34B、34C、34Dを介して、コア基板20と片面回路基板30A、30B、30C、30Dとが接着されている。各片面回路基板30A、30B、30C、30Dには、導電性金属ペーストの充填されたブラインドバイアホール36a、36b、36c、36dが形成されており、該バイアホールの上部には、ハンダから成るバンパ38a、38b、38c、38dが形成されている。

【0018】即ち、多層プリント配線板10においては、最下層の片面回路基板30Aの導体回路32aは、バイアホール36aを介してバンパ38aに接続されている。該バンパ38aは、上面の異方性導電フィルム34Aを押圧しており、該異方性導電フィルム34Aを介して片面回路基板30Bの導体回路32bと接続される。該導体回路32bとバイアホール36bを介して接

続されたバンパ38bは、上面の異方性導電フィルム34Bと介してコア基板20のスルーホール24との導通が取られている。該コア基板20のスルーホール24は、上面側の片面回路基板30Cの異方性導電フィルム34Cを介してバンパ38cと接続されている。該バンパ38cとバイアホール36cを介して接続された導体回路32cは、最上面の片面回路基板30Dの異方性導電フィルム34Dを介してバンパ38dと接続されている。該バンパ38dは、バイアホール36d介して導体回路32dと接続されている。該最上面の片面回路基板30Dには、ICパッケージ12及びベアチップ16が配設され、該片面回路基板30Dの導体回路32d、32dにハンダ14を介して接続されている。このように、多層プリント配線板の最下層の片面回路基板30Aの導体回路32aと、最上層の片面回路基板30Dの導体回路32上のチップ部品12、16とが、ブラインドバイアホール36a、36b、36c、36dを介して接続されている。これら、バイアホールは、インターステシャルバイアホールを構成する。

【0019】引き続き、該多層プリント配線板10の製造方法について説明する。ここでは、先ず、コア基板20の製造方法について図2を参照して述べる。図2の行程(A)に示すようにBT(ビスマレイドミドトリアジン)樹脂製の基板22の両面に銅箔21を貼付した銅張積層板を出発材とする。行程(B)に示すように、該基板22にスルーホール用の穴22aを穿設した後、無電解めっき処理を施し、該穴22a内に銅めっきを施すことによりスルーホール24を形成する。行程(C)に示すように、予め図示しないエッチングレジストを塗布した後、エッチング処理を施し、銅箔21の不要部分を除去することで、所定の導体回路25を形成する。行程(D)に示すよう、該導体回路25及びスルーホール24の表面に黒化-還元処理を施して粗化する。行程(E)に示すように、充填樹脂26をロールコートにより均一に塗布し、該充填樹脂を硬化させた後、該充填樹脂をベルトサンダー等で導体回路25が表面に露出するまで研磨し、両面が平坦なコア基板20を製造する。

【0020】該コア基板20は、スルーホール24の内部、及び、導体回路25の側面25aが粗化され、導体回路25と充填樹脂26との接着性が改善されている。このため、該導体回路25と充填樹脂26との界面を起点として図1を参照して上述した異方性導電フィルム34で、クラックの発生するのを防止できる。

【0021】引き続き、図3、図4を参照して片面回路基板30の製造方法について説明する。図3の行程(A)に示すように、片面に金属層42の形成された絶縁基材40を出発材とする。ここで、使用する絶縁基材40としては、ガラスエポキシ基材、アラミド繊維-ポリイミド基材、ビスマレイドミドトリアジン樹脂基材、ポリフェニレンエーテル(PPE)フィルム、ポリイミド

(PI)などのフィルムから選ばれる1種であることが望ましい。

【0022】また、絶縁基材40に形成された金属層42は、銅箔、ニッケル箔、アルミ箔などを使用できる。銅箔は密着性改善のため、マット処理されていてもよい。ここでは、片面銅張積層板を使用することがコスト的には最も有利である。絶縁基材40の厚さは40~60 μ mがよい。絶縁性を確保するためである。一方、金属層42の厚さは、12~18 μ mがよい。これは、後述するようにレーザにて孔明けする際に、薄すぎると貫通してしまうからであり、逆に厚すぎるとエッチングした際に、導体回路を形成し難いからである。

【0023】ついで、レーザで樹脂絶縁基材40に孔40aを開ける(行程(B))。レーザは、炭酸ガスレーザ、UVレーザ、エキシマレーザなどを使用できる。また、孔径は50~150 μ mがよい。炭酸ガスレーザは、安価であり工業的に用いるには最も適しており、本願発明に最も望ましいレーザである。ここで、炭酸ガスレーザを用いた場合には、該穴40a内であって、金属層42の表面にわずかながら溶融した樹脂が残るため、デスミア処理を行うことが好ましい。

【0024】引き続き、レーザで開けた孔40aに金属46を充填してバイアホール36aとする(行程(E))。ここで、金属46の充填は、導電性ペーストを充填したり、或いは、電解めっきにより行う。導電性ペーストは、銀、銅、金ペーストから選ばれる少なくとも1種を使用できる。一方、レーザにて孔径50 μ m以下の微細径を穿設したは、金属ペーストを充填することは困難であるため、電解めっきの方が実用的である。

【0025】電解めっきにより充填する場合は、絶縁基材40に形成された金属層42をめっきリードとして電解めっきを行う。ここで、電解めっき前に、孔40a内の金属層42の表面を酸などで活性化処理しておくとい。めっきを行う際には、絶縁基材40に形成された金属層42の表面側に電解めっきが析出しないように、行程(C)に示すよう金属層42側にマスク48をかけておくか、或いは、行程(D)に示すように同じ絶縁基材40を2枚、金属層42同士を積層密着させてめっき液に触れないようにして、電解めっきを行う。

【0026】電解めっき後、図4の行程(F)に示すように孔40aから盛り上がっためっき膜(金属46)を研磨などで除去する。研磨は、ベルトサンダーやバフ研磨等を使用できる。

【0027】行程(G)に示すように、金属層42をエッチングして導体回路を形成するための前処理として、まず、金属層42全体をエッチングして厚さを1~5 μ m程度まで薄くする。これにより、パターンを形成し易くなる。行程(H)に示すように、所定パターンのマスクを被覆した後、金属層42をエッチングして導体回路32aを形成する。ここでは、先ず、ドライフィルムを

貼付し、所定の回路パターンに沿って露光、現像処理してエッチングレジストを形成した後、エッチングレジスト非形成部分をエッチングする。エッチングは、硫酸・過酸化水素、過硫酸塩、塩化第二銅、塩化第二鉄の水溶液から選ばれる少なくとも1種がよい。

【0028】なお、導体回路32aの表面は、粗化処理しておくことが望ましい。図1を参照して上述した異方性導電フィルム34との密着性を改善し、クラックの発生や剥離を防止するためである。粗化処理は、黒化（酸化）還元処理や銅-ニッケル-リンからなる針状合金めっき（荏原ユーージェライト製 商品名インタープレート）の形成、メック社製の商品名「メック エッチボンド」なるエッチング液による表面粗化がよい。

【0029】次に、行程（I）にて、導体回路32aを形成した面とは反対側で、バイアホール36aの表面に突起状導体（パンプ）38aを形成する。突起状導体38aは、導電性（ハンダ）ペーストを所定位置に開口の設けられたメタルマスクを用いてスクリーン印刷したり、或いは、半田めっきを行うことにより形成する。

【0030】この状態で、導体回路32aとパンプ38aとに接続不良が無い、及び、導体回路32a相互間の絶縁が取れているかを検査する。上述したように従来技術の多層プリント配線板では、積層して完成後でなければ、導体回路の検査を行えなかったのに対して、本実施態様では、片面回路基板30Aを、積層する前に不良個所の有無を検査することができるので、後述する積層段階では、不良のない片面回路基板30Aのみを用いることができる。

【0031】最後に、行程（J）に示すように、該絶縁基材40の突起状導体（パンプ）38a側表面、又は、導体回路32b、25、32c側表面に、未硬化の異方性導電フィルム34Aをラミネートする。特に、導体回路32b、25、32cに粗化層を形成した場合は、導体回路面にラミネートした方がよい。異方性導電フィルムの厚さは、10～50 μm が望ましい。

【0032】引き続き、図2を参照して上述したコア基板20と、図3及び図4を参照して上述した片面回路基板30との積層行程について図5を参照して説明する。行程（K）に示すように、該片面回路基板30Aと、上述したと同様な行程で形成された片面回路基板30B、30C、30Dと、コア基板20とを重ねる。ここで、全ての片面回路基板30A、30B、30C、30D、及びコア基板20は、不良個所の検査が済んだものを用いる。まず、片面回路基板30Aの異方性導電フィルム34Aの上に片面回路基板30Bを、又、該片面回路基板30Bの異方性導電フィルム34Bの上にコア基板20を載置する。ここで、該コア基板の上には、片面回路基板30C、30Dを反転、即ち、片面回路基板30Cの異方性導電フィルム34Cが該コア基板20側へ向き、又、片面回路基板30Dの異方性導電フィルム34

Dが該片面回路基板30C側に向くように重ね合わせる。この重ね合わせは、片面回路基板30及びコア基板20の周囲に設けられたガイドホール（図示せず）をガイドピン（図示せず）に挿通することで位置合わせしながら行う。ここで、積層された基板の図中サイクルCの部分を拡大して（M）として示す。

【0033】最後に、行程（L）に示すように、重ね合わせた基板を、熱プレスを用いて150～180℃で加熱し、20～50 kgf/cm^2 で加圧することにより、各片面回路基板30A、30B、30C、30Dを、1度のプレス成形により多層状に一体化する。積層された基板の図中サイクルCの部分を拡大して（N）として示す。ここでは、まず、加圧されることで、該片面回路基板30Aのパンプ38aが、該パンプ38aと片面回路基板30B側の導体回路32bとの間に介在している異方性導電フィルム34Aを押圧し、他の部分の絶縁性を保ちながら該押圧部分のみを導電性にする。これにより、該パンプ38aと導体回路32bとの電気的な接続を取る。同様に他の片面回路基板30B、30C、30Dのパンプ38b、38c、38d（図1参照）と異方性導電フィルム34B、34C、34Dを介して導体回路との接続が取られる。更に、加圧と同時に加熱されることで、片面回路基板30Aの異方性導電フィルム34が硬化し、片面回路基板30Bとの間で強固な接着が行われる。なお、熱プレスとしては、真空熱プレスを用いることが好適である。これにより図1を参照して上述した多層プリント配線板10が完成する。

【0034】引き続き、本発明の第2実施態様について、図6を参照して説明する。上述した実施態様では、図3に示す行程（E）にて孔40aに金属46を充填した後、図4の行程（F）に示すように孔40aから盛り上がっためっき膜（金属46）を研磨して除去した。これに対して、第2実施態様においては、該バイアホール36aの盛り上がった突起部をそのまま用いる。

【0035】まず、図6に示す行程（A）のように、片面回路基板30Aの上層となる片面回路基板30Bの導体回路32bの上に、第1実施態様と同様に異方性導電フィルム34Aをラミネートする。その後、行程（B）に示すように、片面回路基板30A、30B、30C、30Dと、コア基板20とを重ねる。最後に、行程（C）に示すように、重ね合わせた基板を、熱プレスを用いて150～180℃で加熱し、20～50 kgf/cm^2 で加圧することにより、各片面回路基板30A、30B、30C、30Dを多層状に一体化する。ここでは、まず、加圧されることで、該片面回路基板30Aのバイアホールaの突起部37が、該突起部37と片面回路基板30B側の導体回路32bとの間に介在している異方性導電フィルム34Aを押圧し、他の部分の絶縁性を保ちながら該押圧部分のみを導電性にする。これにより、該バイアホール36aの突起部37と導体回路32

bとの電氣的な接続を取る。同様に他の片面回路基板30B、30C、30Dの突起部37と異方性導電フィルム34B、34C、34Dを介して導体回路との接続が取られる。更に、加圧と同時に加熱されることで、片面回路基板30Aの異方性導電フィルム34が硬化し、片面回路基板30Bとの間で強固な接着が行われる。これにより第2実施態様の多層プリント配線板が完成する。

【0036】この第2実施態様の製造方法は、第1実施態様と比べて、行程を削減できる利点がある。他方、第1実施態様の方法は、バイアホールの表面を平滑化した後に、バンパを形成するため、該バンパの高さを一定に保ち易く、異方性導電フィルム34に均一な力を加えることで、接続不良を発生し難い利点がある。

【0037】上述した実施態様では、4層の片面回路基板30が重ね合わされた多層プリント配線板について説明したが、3層あるいは5層以上の多層プリント配線板にも本発明の構成を適用できる。更に、従来技術の方法で作成された片面プリント基板、両面プリント基板、両面スルーホールプリント基板、多層プリント基板に本発明の片面回路基板を積層して多層プリント配線板を製造することもできる。

【0038】また、上述した実施態様では、バイアホールを形成するための穴をレーザを用いて形成したが、ドリル加工、パンチング加工等の機械的方法で穴開けすることも可能である。

【0039】更に、本発明の多層プリント配線板を構成する片面回路基板は、異方性導電フィルムを介して他の片面回路基板及びコア基板と接着されている。片面回路基板を接着する基板としては、従来から知られている種々のプリント配線基板を使用することができる。

【0040】また、本発明の多層プリント配線板は、プリント配線板に一般的に行われている種々の加工処理、例えば、表面へのソルダーレジストの形成、表面の導体回路へのニッケル/金めっきやハンダ処理、穴開け加工、キャビティー加工、スルーホールめっき処理等を施すことができる。

【0041】

【発明の効果】以上のように、本発明によれば、所定の配線パターンを形成した導体回路を有する片面回路基板が、予め個々に製造される。このため、該片面回路基板を積層する前に、導体回路等の不良個所の有無を検査することで、積層段階では、不良のない片面回路基板のみを用いることが可能となる。即ち、本発明の製造方法においては、製造段階での不良発生が少なくなり、IVH

構造の多層プリント配線板を高い歩留まりで製造できる。

【0042】また、本発明の多層プリント配線板の製造方法は、従来技術のようにプリアレグを積み重ねながら熱プレスを繰り返す必要がない。即ち、本発明では、片面回路基板を複数枚重ねて、該片面回路基板に配設された異方性導電フィルムを介して、1度に熱プレスすることができる。このため、本発明の製造方法では、複雑な熱プレス行程を繰り返す必要がなく、IVH構造の多層プリント配線板を短時間で効率良く製造することができる。さらに、1回のプレスにより物理的な力で一体化しているため、接続信頼性にも優れている。

【図面の簡単な説明】

【図1】発明の第1実施態様に係る多層プリント配線板の縦断面図である。

【図2】発明の第1実施態様に係る多層プリント配線板を構成するコア基板の製造工程図である。

【図3】発明の第1実施態様に係る多層プリント配線板を構成する片面回路基板の製造工程図である。

【図4】発明の第1実施態様に係る多層プリント配線板を構成する片面回路基板の製造工程図である。

【図5】発明の第1実施態様に係る多層プリント配線板の製造工程図である。

【図6】発明の第2実施態様に係る多層プリント配線板の製造工程図である。

【図7】従来技術に係る多層プリント配線板の製造工程図である。

【符号の説明】

10 多層プリント配線板

20 コア基板

24 スルーホール

25 導体回路

30A、30B、30C、30D 片面回路基板

32a、32b、32c、32d 導体回路

34A、34B、34C、34D 異方性導電フィルム

36a、36b、36c、36d バイアホール

37 突起部

38a、38b、38c、38d バンパ（突起状導体）

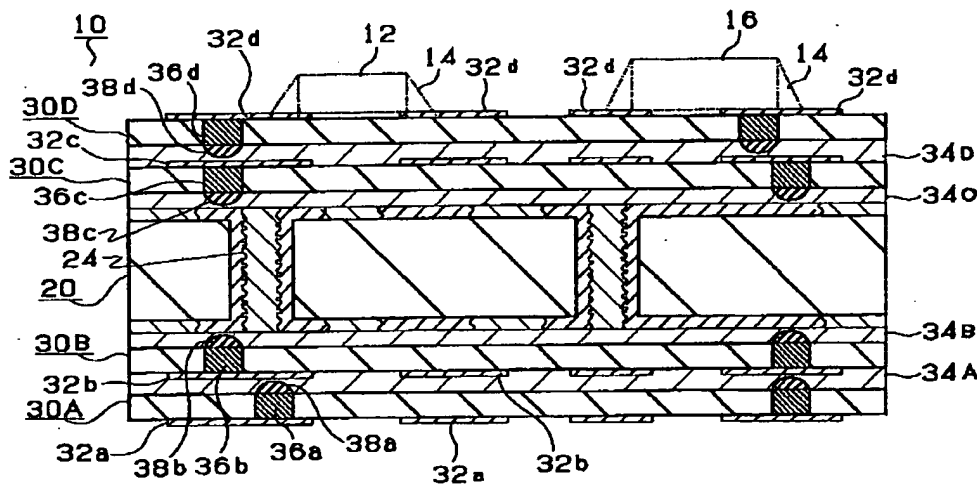
40 絶縁基材

40a 穴

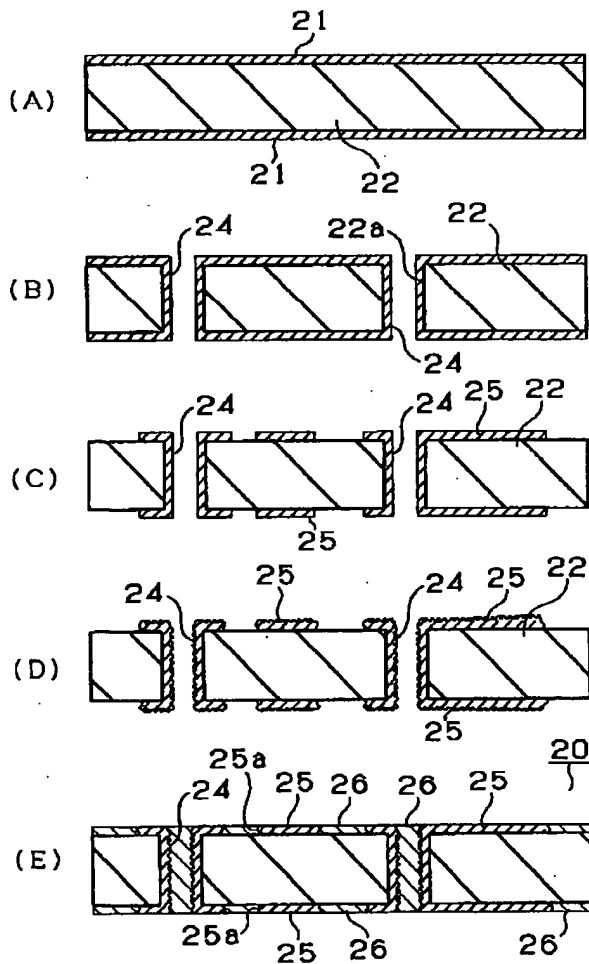
42 金属層

46 金属

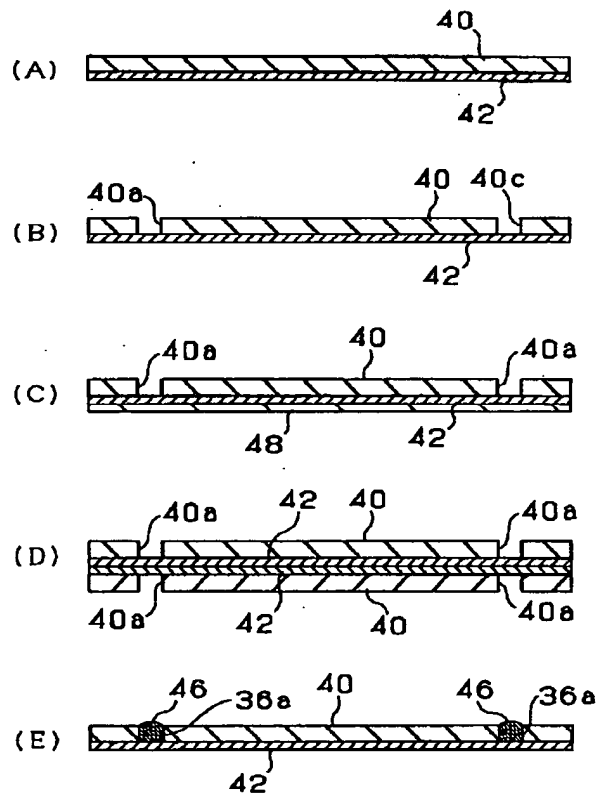
【図1】



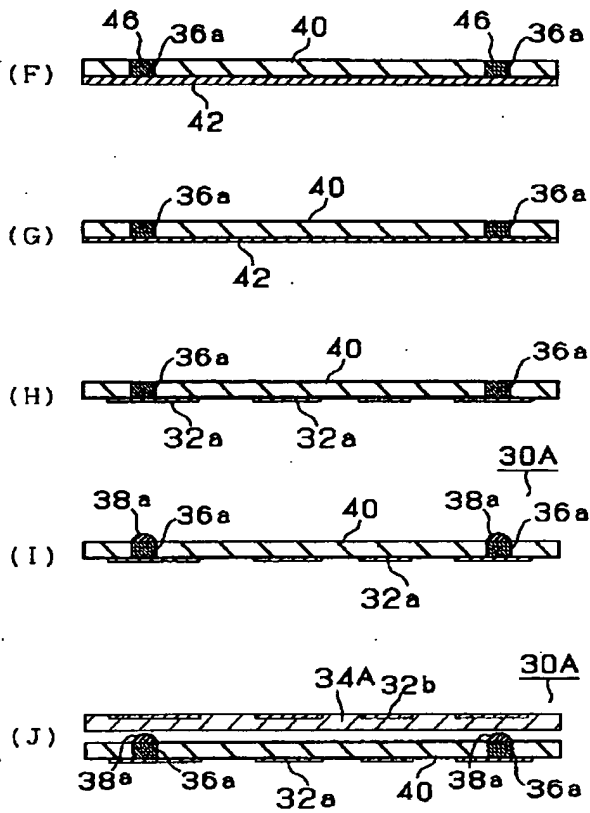
【図2】



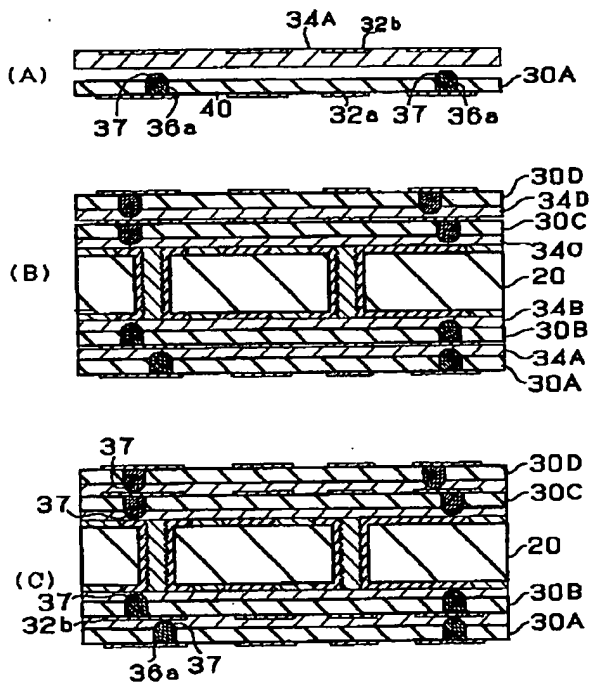
【図3】



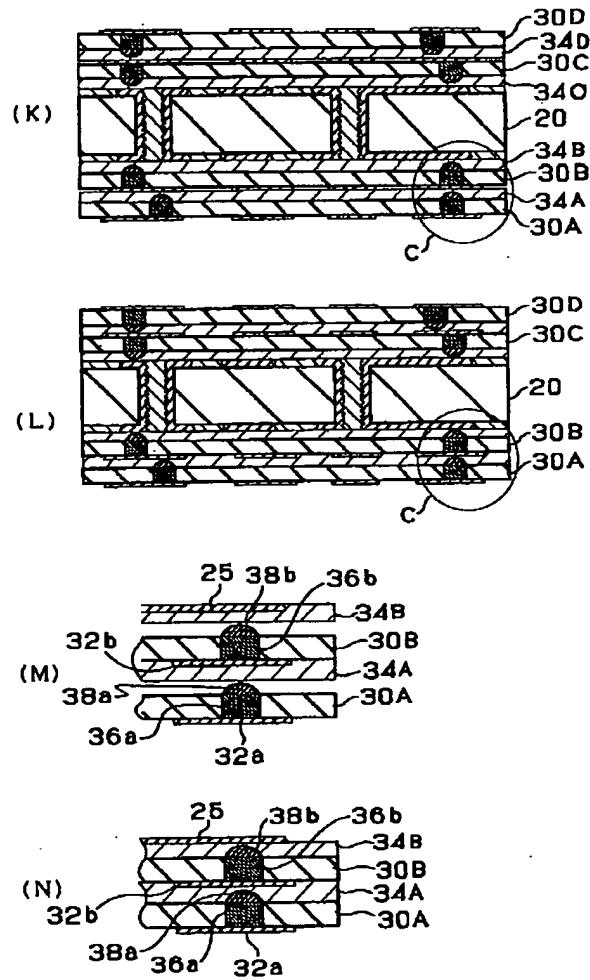
【図4】



【図6】



【図5】



【図7】

